

平成24年度 システムLSI設計技術研究会 優秀論文賞 受賞者

DAシンポジウム2012

1. 受賞者：村谷恵介（富士通）

発表研究会：DAシンポジウム2011, 平成23年8月31日

論文名：大規模キャッシュメモリに適用したRAM専用電源の歩留まりに対する効果について

著者名：村谷恵介、伊藤学、村田誠治、本田聡史、中台裕志（富士通）

近年のマイクロプロセッサやSoCは、半導体テクノロジーの微細化によって、いくつものCPUと大規模なキャッシュメモリが搭載可能となっている。キャッシュメモリの階層構造も増えてきており、CPUコア外にも専用キャッシュメモリを設けられるようになってきた。今後、これらのキャッシュメモリは、微細化しつつ容量を増していくが、プロセス変動を考慮したメモリセルの設計はだんだんと困難になりつつある。本研究では、困難になりつつあるメモリセル設計への対応策として、メモリセル領域にRAM専用電源を導入したSRAMマクロを開発し、大量に製造したときに、専用電源の昇圧が歩留まりに与える効果を確認した。

2. 受賞者：David Thach（富士通研究所）

発表研究会：DAシンポジウム2011, 平成23年9月1日

論文名：Fast Cycle Estimation Methodology for Instruction-Level Emulator

著者名：David Thach、池敦、田宮豊、桑村慎哉（富士通研）

This paper proposes a cycle estimation methodology for fast instruction-level CPU emulation. This methodology suggests performing static pipeline scheduling prior to execution using assumptions on the CPU state as this limits the amount of additional code executed by the host and keeps impact on emulation speed very small. Also, the methodology employs run-time adaption technique to refine the results obtained via static scheduling. The methodology is implemented on QEMU and the efficiency of this emulation speed/cycle accuracy trade-off via comparison with a physical ARM CPU is shown.

3. 受賞者：中原啓貴（鹿児島大学）

発表研究会：第154回SLDM研究会, 平成24年1月25日

論文名：分割MTMDDs for CFマシンについて

著者名：中原啓貴（鹿児島大）、笹尾勤、松浦宗寛（九州工大）

本研究では、分割MTMDDs for CFを模擬するマシンについて述べている。まず、分割MTMDDs for CFについて述べ、分割MTMDDs for CFを評価する命令セットについて述べている。次に、分割MTMDDs for CFを模擬するマシンについて述べている。MCNCベンチマーク関数を用いて他のプロセッサと比較を行った結果、多出力論理関数の評価に関してFPGA上に実現した分割MTMDDs for CFマシンはNios IIより13.12倍高速であったことを確認している。また、Atom上のソフトウェアより1.91倍高速であった。消費電力遅延時間積に関して、分割MTMDDs for CFマシンはNios IIより66.84倍小さく、Atomより18.66倍小さいことを確認した。

4. 受賞者：吉田浩章（東京大学、2012年4月より米国富士通研究所）

発表研究会：第151回SLDM研究会, 平成23年7月2日

論文名：インクリメンタル高位合成に向けた設計記述間差分の計算手法

著者名：吉田浩章、藤田昌宏（東大）

ASICの開発コスト増大と開発期間短縮に伴い、設計後の修正を行うEngineering Change (EC) 手法の重要性が増している。また一方で、ASIC設計の生産性向上を目的として高位合成を利用した設計手法の導入が進んでいる。高位合成の普及とともに、従来のゲートレベルのEC手法でなく高位設計におけるEC手法の重要性が高まり、近年ではインクリメンタルな高位合成手法が提案されている。本研究では、インクリメンタルな高位合成において設計記述間の最小差分を持てる手法を提案している。内部表現の文字列表現の間の差分を求めることにより効率的に設計記述間の差分を求めることができる。評価実験を通して手法の有効性を確認した。

平成24年度 情報処理学会 CS領域奨励賞 受賞者

DAシンポジウム2012

1. 受賞者: 壬生 亮太 (NECシステムプラットフォーム研究所)
発表研究会: 第 151 回 SLDM 研究会, 平成 23 年 7 月 3 日
論文名: キャッシュインジェクションを用いた受信キューのキャッシュ制御方式の提案
著者名: 壬生亮太、菅原智義 (NEC)

ネットワーク受信処理では、受信データが NIC からメインメモリ上の受信キューに書き込まれ、CPU がこの受信データを処理する際にメモリアクセスによる遅延が発生する。プリフェッチではこの遅延を完全に制御できないが、本論文では、受信データをメモリの代わりにキャッシュへ書き込むキャッシュインジェクションについて、効果的なキャッシュ制御方式を提案し、キャッシュミス の減少、性能向上を確認した。

2. 受賞者: 太田 雄也 (日立製作所情報・通信システム社) (受賞時 芝浦工業大学)
発表研究会: 第 153 回 SLDM 研究会, 平成 23 年 11 月 30 日
論文名: トランジェントグリッチエネルギーを低減するパワーゲーティングの回路方式の検討
著者名: 太田雄也、工藤優、宇佐美公良 (芝浦工大)

本論文では、論理セル単位で実行さえる細粒度パワーゲーティングにおいて、スリープ状態から復帰するときに発生するトランジェントグリッチによるエネルギーオーバーヘッドを低減する、新たなパワーゲーティング回路方式を提案している。また実験評価によりスリープサイクル数 (ブレークイーブンサイクル数) を検出している。ALU や乗算器に適用することで、その有効性が検証されている。