

デザインガイア2013(第1日目)
於 鹿児島県文化センター(宝山ホール)

| 2013年11月27日(水) | | |
|---|---|--|
| 会場A | 会場B | 会場C |
| | | 08:50 - 10:05 [ICD/CPM] アナログ集積回路及び集積回路基盤技術 座長: 大島 賢一(鹿児島大) 高速・低電力AD変換器における抵抗ラダーの歪自動補正技術 ○吉村 渉・大島賢一(鹿児島大) チップ電源網を考慮したノイズ低減のための協調設計 ○小林遼太・大塚央記・市村 航・清重 翔・久保元樹・寺崎正洋・須藤俊夫(芝浦工大) |
| | | ピアプログラマブルアナログ(VPA)回路設計とプログラマブルアナログ回路との性能比較 ○上田佳祐・堀 遼平・汐崎 充・熊本敏夫・藤田智弘・藤野 毅(立命館大) |
| 10:00 - 11:40 [VLD/DC/SLDM] アルゴリズム 座長: 高橋篤司(東工大) | 10:00 - 11:40 [VLD/DC/SLDM] 設計支援 座長: 戸川 望(早大) | 休憩(15分) 10:20 - 12:00 [ICD/CPM] 11月27日(水) 午前 デジタル集積回路(1) 座長: 小館 淳一(NTT) |
| A VLSI algorithm for computing correctly rounded hypotenuse ○Hiroyuki Yataka・Naofumi Takagi(Kyoto Univ.) CUDAを用いた根付き木における高速距離計算手法 ○坂本裕樹・高島康裕(北九州市大) | マルテコアプロセッサを用いた並列論理シミュレーション手法 ○とう 文竹・竹内 勇矢・豊永 昌彦・村岡 道明(高知大学) FPGAを用いた論理シミュレーション手法 ○松本 夏樹・村岡 道明(高知大) | 耐タンパ性向上のためのHybrid Masking Dual-Rail ROMを用いたAES暗号回路の性能評価 サイドチャネル攻撃耐性を持つIO-Masked Dual-Rail ROMに統合可能なPUF回路の検討と設計 |
| アナログ集積回路での近接共通重心配置に関する研究 ○室辰健一郎・藤吉邦洋(東京農工大) | SystemCとQEMUを用いたNoCのハードウェア/ソフトウェア・シミュレータ ○栗本陽介・福塚佑輔・谷口一徹・富山宏之(立命館大) | 最適周波数および最適電圧を検出する量子化デコーダとこれを用いたDVFS制御形動きベクトル検出プロセッサの開発 ○小林伸彰・榎本忠儀(中大) |
| An Optimal Sample Preparation Algorithm for Digital Microfluidic Biochips ○Trung Anh Dinh・Shigeru Yamashita(Ritsumeikan University Univ.)・Tsung-Yi Ho(National Cheng Kung Univ.) | FPGAを対象とした東データ方式による非同期式回路の設計支援ツールセット ○滝澤 恵多郎・齋藤 寛(会津大) | フレームレートの動的最適化に基づく低消費エネルギー物体追跡システムの提案 ○江川瀬里奈・井上弘士(九大) |
| 昼食(80分) | | 昼食(60分) |
| 13:00 - 13:50 [VLD/DC/SLDM] 招待講演 座長: 今井 正治(阪大) | 13:00 - 13:50 [RECONF] FPGA応用 座長: 柴田 裕一郎(長崎大) | 13:00 - 13:50 [ICD/CPM] デジタル集積回路(2) 座長: 山村 毅(富士通研) |
| [招待講演]ミニマルファブ構想 ~ 真に自由なデバイスづくり ~ ○原 史朗・前川 仁・池田伸一・中野 禎・クンプアン ソマワ(産総研) | 太陽電波バースト観測用電波望遠鏡の分光器における並列FFTに関して 中原啓貴・○知識陽平(鹿児島大)・岩井一正(国立天文台)・中西裕之(鹿児島大) EVBDIに基づくLUTカスケードを用いたCAMシミュレータの更新法に関して ○楠山賢佑・中原啓貴(鹿児島大)・笹尾 勲(明大)・松浦宗寛(九工大) | 単一磁束量子デバイスを用いた次世代プロセッサのマイクロアーキテクチャ探索 ○横田順平・津秦佳紀・井上弘士(九大)・田中雅光(名大) MTJ素子を用いた不揮発FPGAの電力効最適化手法 ○鈴木大輔・夏井雅典・望月 明・羽生貴弘(東北大) |
| 休憩(15分) | | 休憩(10分) |
| 14:05 - 15:45 [VLD/DC/SLDM] 信頼性(1) 座長: 木村 晋二(早大) | 14:05 - 15:20 [VLD/DC/SLDM] プログラマブルアーキテクチャ(1) 座長: 尾崎 太樹(熊本大) | 14:00 - 16:50 [ICD/CPM] 11月27日(水) 午後 3次元集積回路・実装技術 座長: 石橋 孝一郎(電通大)・山田 浩(東芝)・小館 淳一(NTT) |
| PPCに基づく高歩留まり回路の発見的設計手法 ○早苗駿一・原 祐子(奈良先端大)・山下 茂(立命館大)・中島康彦(奈良先端大) | ピアプログラマブルアーキテクチャVPEX3S ~ 動作速度を改善するための基本論理素子の改良 ~ ○大谷 拓・堀 遼平(立命館大)・吉川雅弥(名城大)・藤野 毅(立命館大) | [招待講演]TSVを用いた3次元積層向け回路技術の開発 ○長田健一・古田 太・武田健一(日立) |
| 二重化よりも面積オーバーヘッドが少ない耐故障化手法 ○松尾惇士・山下 茂(立命館大) | ピアプログラマブルアーキテクチャVPEX4(1) ~ 配線混雑度改善と低消費電力性能向上のための基本論理素子の改良 ~ ○堀 遼平・大谷 拓・人見達郎・上口翔太(立命館大)・吉川雅弥(名城大)・藤野 毅(立命館大) | [招待講演]縦横方向結合共振を用いた三次元クロック分配技術 ○竹 康宏・三浦典之・石黒仁揮・黒田忠広(慶大) |
| チェックポイント観測によるタイミングエラー予測手法 ○五十嵐博昭・史 又華・柳澤政生・戸川 望(早大) | ピアプログラマブルアーキテクチャVPEX4(2) ~ ベンチマーク回路を用いた性能評価 ~ ○上口翔太・堀 遼平・大谷 拓(立命館大)・吉川雅弥(名城大)・藤野 毅(立命館大) | 休憩(10分) |
| 耐マルチサイクル過渡故障を指向した高位合成におけるコントローラの設計について ○石森裕太郎・中根達也・岩垣 剛・市原英行・井上智生(広島市大) | | [招待講演]3D/2.5D実装向けチップ間接続微細配線技術 ○谷 元昭・中田義弘・神吉剛司・中村友二(富士通研) [招待講演]チップ積層パッケージのためのチップ薄化技術 ○田久真也・黒澤哲也(東芝) |

デザインガイア2013(第2日目)
於 鹿児島県文化センター(宝山ホール)

| 2013年11月28日(木) | | |
|---|---|---|
| 会場A | 会場B | 会場C |
| 08:30 - 10:10 [VLD/DC/SLDM] システム設計(1) 座長: 瀬戸 謙修(東京都大) | 08:30 - 09:45 [RECONF] FPGA実装 座長: 渡邊 誠也(岡山大) | 09:00 - 10:15 [VLD/DC/SLDM] 応用事例 座長: 原 祐子(NAIST) |
| シングルコア向けのコードをNoCに実装するためのコード分割ツールの検討 ○宮岡 悟・齋藤 寛(会津大) | 小規模再構成可能デバイス用ソフトウェア・マイクロプロセッサ ○渡辺 優一・山本泰輔・吉田雄輝・谷川一哉・弘中哲夫(広島市大) | AndroidにおけるGPUを用いたリアルタイム視覚効果処理アプリケーションの実装 ○程 明宇・北嶋 暁(大阪電気通信大学) |
| 割込み処理を考慮したシステムレベル設計手法 ○安藤友樹・石田薫史・本田晋也・高田広章・枝廣正人(名大) | 仮想CGRAへのJavaソフトウェアのマッピングとFPGA実装 ○小川裕喜・尾崎太樹・飯田全広・久我守弘・末吉敏則(熊本大) | 蓄電池内部温度管理に基づく最適温度充電システム ○山本 祐介・北川 友貴・加藤 啓路・福井 正博(立命館大学) |
| Function-Level Profiling for Embedded Software with QEMU ○Tran Van Dung・Ittetsu Taniguchi(Ritsumeikan Univ.)・Takuji Hieda(Kyushu Univ.)・Hiroyuki Tomiyama(Ritsumeikan Univ.) | 分離度フィルタのFPGA実装におけるハードウェア量と検出精度のトレードオフ ○濱村 基平・土肥慶亮・柴田裕一郎・小栗 清(長崎大) | 沼島直流マイクログリッドの電源管理モデル化と最適化評価の一考察 池田 岳穂・宮原 良輔・渡邊 亜美・福井 正博(立命館大学) |
| 信頼性と時間オーバーヘッド間のトレードオフを考慮した面積制約にもとづくRDRアーキテクチャ向けフォールトセキュア高位合成手法 ○川村一志・柳澤政生・戸川 望(早大) | 休憩(15分) | 休憩(15分) |
| 10:25 - 12:05 [VLD/DC/SLDM] 低消費電力技術 座長: 島村 光太郎(日立) | 10:00 - 10:50 [RECONF] 自動合成と配置配線手法 座長: 渡邊 実(静岡大) | 10:30 - 11:45 [VLD/DC/SLDM] 並列計算 座長: 中島 康彦(NAIST) |
| 細粒度パワーゲーティングを実装したCPU"Geysir-3"の開発と温度に適應した電源遮断制御 ○宇佐美公良・工藤 優・松永健作・小坂 翼・鶴井敬大(芝浦工大)・王 蔚涵・天野英晴 不揮発メモリを対象とした書き込み削減手法のエネルギー評価 ○多和田雅師・木村晋二・柳澤政生・戸川 望(早大) | ヘテロマルチプロセッサシステム向けプロセッサ間通信の自動合成 ○石田薫史・安藤友樹・本田晋也・高田広章・枝廣正人(名大) | 並列インデックス生成器の合成アルゴリズムについて ○松永裕介(九大) |
| 書き込み電力最小カット部探索とそれを用いた不揮発論理回路の低電力化 ○糸井優大・木村晋二(早大) | 11:05 - 11:55 [RECONF] 招待講演 座長: 弘中哲夫(広島市大) | GPUを用いたVLSIチップ熱解析の一手法 ○大村 崇・林 磊・孟 林・福井正博(立命館大) |
| サイクルタイム制約を考慮した低消費電力な東データ方式による非同期式AVRプロセッサの設計 ○岩崎 翔太郎・齋藤 寛(会津大) | [招待講演] VLSIの信頼性を向上させる再構成可能アーキテクチャ ○尾上孝雄・橋本昌直(阪大)・密山幸男(高知工大)・Dawood Alnajjar・郡浦宏明(阪大) | List Scheduling Algorithms for Task Graphs with Data Parallelism ○Yang Liu・Ittetsu Taniguchi・Hiroyuki Tomiyama・Lin Meng(Ritsumeikan Univ.) |
| 昼食(75分) | 昼食(85分) | 昼食(95分) |
| 13:20 - 14:35 [VLD/DC/SLDM] 信頼性(2) 座長: 宇佐美 公良(芝浦工大) | 13:20 - 15:00 [RECONF] プログラマブルアーキテクチャ(2) 座長: 山口 佳樹(筑波大) | 13:20 - 14:35 [CPSY] 応用システム 座長: 井上清明(NEC) |
| ハルクとSOTBにおけるアンテナダメージによるリングオシレータの発振周波数ばらつきの評価 | SOTBを用いた低電力リコンフィギュラブルアクセラレータの実チップ評価 ○藤 洪亮・天野英晴(慶大) | 組込みプロセッサに仕掛けられたハードウェアトロイに関する研究 ○塚田靖史・板屋修平・熊木武志(立命館大)・吉川雅弥(名城大)・藤野 毅(立命館大) |
| FPGAにおける複数の周波数特性を実現するためのリングオシレータ構成法の検討 ○三宅庸資・門田正文・佐藤康夫・梶原誠司(九工大) | SOTBトランジスタを用いた最初のFlex Power FPGAチップの評価 ○馬 超(産総研/明大)・日置雅和(産総研)・河並 崇(金沢工大)・小笠原泰弘・中川 裕・関川敏弘(産総研)・堤 利幸(産総研/明大)・小池汎平(産総研) | GPUを用いた3次元FDTD法による電磁界シミュレーションの高速な可視化処理の実装 ○青木宏太・土肥慶亮・柴田裕一郎・小栗 清・藤本孝文(長崎大) |
| BASTIにおけるテストデータ量削減のためのインバータブロック構成法 ○田中まりか・山崎絃史・細川利典(日大)・吉村正義(九大)・新井雅之(日大)・中尾敬伸(読売理工) | 差分光再構成型ゲートアレイの放射線耐性向上実装手法 ○瀬尾真人・渡邊 実(静岡大) | TinyCSE: 教育用小型計算機システム ○中村亮介・伊藤晴朗・中野浩嗣(広島大) |
| 休憩(40分) | 再構成デバイスMPLDの配置配線ツールを用いたアーキテクチャ評価 ○山下智也・稲木雅人・谷川一哉・弘中哲夫(広島市大)・石黒 隆(太陽誘電) 休憩(15分) | 休憩(40分) |
| 15:15 - 16:45 [共通] ポスターセッション 座長: 杉原 真(九大) 休憩(15分) | | |
| 17:00 - 18:00 [共通] 基調講演 座長: 池田 誠(東大) | | |
| [基調講演] 世界初の宇宙帆船「IKAROS」が切り拓く宇宙大航海時代 ○森 治(JAXA) | | |
| 18:30 - 20:30 [共通] 懇親会 サンロイヤルホテル(送迎バスあり) | | |

デザインガイア2013 (第3日目)
 於 鹿児島県文化センター(宝山ホール)

| 2013年11月29日(金) | | |
|--|--|-----|
| 会場A | 会場B | 会場C |
| 08:30 - 10:10 [VLD/DC/SLDM] テスト 座長: 細川利典 (日大) | 09:00 - 09:50 [CPSY] 招待講演 座長: 天野英晴 (慶応大) | |
| データマイニング手法によるバーンインテスト結果予測の検討 ○野々山 聡・佐藤康夫・梶原誠司(九工大)・中村秀行(ルネサス エレクトロニクス) | [招待講演] いまシリコンバレーで旬なこと ~ ウエアラブル, モバイル, Big Data, エコシステム ~ ○木村康則(米国富士通研) | |
| 遅延故障BIST向けLFSRシード生成法 ○本田太郎・大竹哲史(大分大) | | |
| 論理BISTにおけるスキャンイン電力制御回路のTEG評価について ○加藤隆明・喜納 猛・三宅庸資・佐藤康夫・梶原誠司(九工大) | | |
| RTL情報を用いた高品質遷移故障テスト生成法 ○中島寛之・大竹哲史(大分大) | 休憩(15分) | |
| 休憩(15分) | 10:05 - 11:45 [CPSY] FPGA応用(2) 座長: 中島康彦(奈良先端大) | |
| 10:25 - 12:05 [VLD/DC/SLDM] 高位合成 座長: 松永裕介(九大) | FPGAを用いたストリーム解析処理向けアーキテクチャの検討 ○秋岡明香(明大) | |
| 高位合成のループパイプライン化におけるフォワーディングユニット生成技術 ○日下部真吾・外山知人・瀬戸謙修(東京都大) | 高位合成を用いたストリーム処理におけるマルチFPGAシステム向け回路分割手法の提案 ○國上太旗・天野英晴・宮島敬明(慶大) | |
| 高位合成における非一様依存性を持つ入れ子ループ向けのバッファ構成手法 ○須田 瑛大・高瀬 英希・高木 一義・高木 直史(京大) | A Flexible-Length-Arithmetic Processor Using Embedded DSP Slices and Block RAMs in FPGAs ○Md. Nazrul Islam・Kohan Sai・Koji Nakano・Yasuaki Ito(Hiroshima Univ.) | |
| 高位合成における制御回路の構成方法の定量的評価 ○祖父江亮哉(立命館大)・原 祐子(奈良先端大)・谷口一徹・富山宏之(立命館大) | FPGA用マルチコアプロセッサをターゲットとしたマルチポート共有キャッシュシステムの提案 | |
| HDR-mcdを対象としたクロックエネルギー優位な高位合成と実験評価 ○阿部晋矢・史 又華(早大)・宇佐美公良(芝浦工大/早大)・柳澤政生・戸川 望(早大) | 昼食(95分) | |
| 13:20 - 15:00 [VLD/DC/SLDM] 11月29日(金) 午後 システムと設計技術 座長: 谷口 一徹(立命館大) | 13:20 - 14:10 [CPSY] ネットワークオンチップ 座長: 中野浩嗣(広島大) | |
| Scheduling of PDE setting and Timing Test for Post Silicon Skew Tuning ○Mineo Kaneko(JAIST) | マーテングメモリスルータイプを用いたNoCルータ ○安戸 僚汰・加賀美崇徳・天野英晴(慶大)・中瀬泰伸, 渡邊政志・大石 司・清水 徹(ルネサス エレクトロニクス)・中村維男(慶大) | |
| A Tuning Method of Programmable Delay Element with an Ordered Finite Set of Delay Values for Yield Improvement ○Hayato Mashiko・Yukihide Kohira(Univ. of Aizu) | チップ間ワイヤレス通信にCSMA/CDバスを用いた3-D NoCアーキテクチャ ○加賀美崇徳・松谷宏紀(慶大)・鯉淵道徳(NII)・天野英晴(慶大) | |
| 共有型マルチFPGAシステムに向けた動的再配置手法と評価 ○右近祐太・大塚卓哉・青木 孝・関原悠介・宮崎昭彦(NTT) | | |
| ストリーミング処理のためのプロセッサ構成に関する検討 ○関原悠介・山崎晃嗣・宮崎昭彦(NTT) | | |